

Konstruktionssvit klarar RFIC

AWR köp av APlac utökade konstruktionsprogramvarans möjligheter till RFIC. Funktionerna är nu integrerade i den nya konstruktionsmiljön Analog Office Design som ger ett komplett konstruktionsflöde för att utveckla inte bara MMIC och kretskort utan numera även RFIC.



iNET2-teknologin hjälper till att modellera och simulera kritiska nät i denna bredbandiga operationsförstärkare som konstruerats för Jazz SiGe60-process.

Dagens komplexa analoga kretsar och RFIC (integrerade radiokretsar) kräver mer från konstruktionsverktygen. De skall kunna hantera högfrekventa försämringar som kompression, brus, distorsion och fasbrus, liksom fysiska parametrar som impedanser för förbindningar och koppling mellan element. Det förstärker behovet av en elektriskt och fysiskt komplett konstruktionsmiljö, med konstruktions- och testaktiviteter innan man tar beslut om en dyrbar IC-implementering. Konstruktionssystemet Analog Office 2006 har en ny infallsvinkel för RF-konstruktionen i sin gemensamma datamodell och konstruktionsmiljö som sträcker sig över alla konstruktionsdomäner. Den interaktiva konstruktionsmiljön Analog Office 2006 skapar en öppen RF-plattform med koppling till fem olika tredjeparts EM-simulatorer, fyra simulatorer och fyra olika kretssimulatorer, av vilka två i tids- och två i frekvensdomänen, en komplett verktygsuppsättning för fysisk konstruktion och verifiering, allt helt integrerat i en enda plattform.

Analog Office 2006 har ett väl utprovat konstruktionsflöde med konstruktionsuppsättningar, process design kits, PDKer. Ett exempel på en välbeprövad PDK är Jazz Semiconductors SiGe-process med vilken kunden kan uppnå en "first-time-pass". Konstruktionssviten Analog Office är helt integrerad i signalflöden för digitala och blandat analoga/digitala IC-konstruktioner från Cadence och Synopsys. Tack vare dem kan konstruktörerna signifikant minska sina utvecklingscykler och snabbare få ut sina trådlösa produkter till marknaden.

APLAC NU INTEGRERAD

Den kända simuleringsmotorn från APlac, som använts av Nokia under mer än 10 år, är nu integrerad i Analog Office. Den möjliggör analys på flera nivåer och har en utbyggd version för harmonic balance för att kunna simulera större RFIC-konstruktioner på kortare tid och som är mindre minneskrävande.

Analog Office 2006 bygger på andra generationens teknologi för förbindningar, kallad iNET2,

vilket är en förkortning av Intelligent Net. Det bygger på en avancerad metod som möjliggör förbindningar under drift. Den nya releasen innebär också väsentligt förbättrad layoutkapacitet. Jämfört med tidigare utgåvan har hastigheten ökat 100 gånger för konstruktion, omritning och generella ändringar. Fysiska layouter, med hundra- till tusentals komponenter, kan öppnas och beskådas inom några sekunder, snarare än minuter.

INTEGRERAT KONSTRUKTIONSFLÖDE

Den gemensamma konstruktionsmiljön omfattar alla konstruktionsdomäner. Datamodellen är byggd för högfrekvens, vilket tillåter noggrant utvinande och modellering av konstruktionselementen. Det gäller såväl för passiva som för aktiva komponenter och förbindningar, med avseende på högfrekvens. Lösningen bygger på AWRs öppna högfrekvensplattform, vilket möjliggör enkel integration av kapabla verktyg: Schemaritning, syntes, simulering, optimering, layout, utvinning och verifiering av konstruktioner från system till i slutänden, tape-out.

Tack vare den integrerade konstruktionsmiljön behöver man inte hoppa mellan olika konstruktionssystem och databaser. Analog Office är ett komplett, interaktivt layoutverktyg för utplacering av komponenterna och ledningsdragning som gör att det snabbare går att åstadkomma analoga kretsar och RF-block och chip. En inbyggd "design rule check", DRC, och gränssnitt till industrins ledande DRC-verktyg ser till att den fysiska layouten kommer att uppfylla konstruktionsreglerna för att ge en felfri layout. Layouteditorn är direkt kopplad till EM-verktyget vilket möjliggör EM-resultat och modellering under drift för godtyckliga layouter och komplexa spiralinduktorer. Under varje steg av i den fysiska processen uppdateras

iNET-tekniken kontinuerligt i realtid den underliggande modellen för förbindningsdata. För varje implementering av en förbindning, eller dess layout, kan samtidigt simulering och analys göras på schema eller layout för att verifiera prestanda för hela konstruktionen utan att behöva vänta på den slutliga layouten för hela konstruktionen.

GRÄNSSNITT MOT APLAC

APlac-maskinen simulerar på flera nivåer som arbetspunkt (DC), linjär frekvensdomän, tidsdomän, harmonic balance (HB), fasbrus, linjärt/olinjärt brus och temperatur för att ge en noggrann bild av produktionsutfallet (yield). Alla algoritmer stödjer optimering och yield-analys (Monte Carlo) och det finns stöd för multiprocessor-plattformar för analys av harmonic balance. APlac-simulatorn bygger på en utökad metod för harmonic balance för att tillåta större IC-kretsar för att konstruera på kortare tid med mindre minnesanvändning.

Verktyget innehåller också den transientassisterade HB-metoden (TAHB), för digitala delare liksom noggranna fasbrusmätningar och ett mångsidigt simulatorverktyg för analoga och RF-applikationer, från IC- upp till systemnivå.

SPICE-EXTRAKTOR

analog Office 2006 kan ge noggranna modeller av förbindningar och passiva komponenter som arbetar på RF och mikrovågsfrekvenser. Den bygger på en teknik för att stöpa om komponenter till antingen transmissionsledningar eller element som är ganska korta. Noggranna modeller av distribuerade komponenter, så som förbindningar, transmissionsledningar, diskontinuiteter som T-korsningar eller 4-vägs korsningar, och passiva komponenter, som resistorer, kondensatorer, spiralinduktorer och baluner, är viktiga om man vill ha noggranna simuleringsresultat.

KAPSLING

Konstruktion av IC kräver tidsanalys. Och när man konstruerar mönsterkort och moduler, med digitala signaler i GHz-klass, behövs ett PCB-verktyg med SI-verktyg. I GHz-området är det nästan omöjligt att konstruera ICn separat från sin kapsel. Traditionella IC-verktyg är svåra att anpassa till mönsterkortkonstruktionen därför att de inte stödjer kapslade komponenter särskilt bra och PCB-verktyg har begränsningar i att kontinuerligt kunna skalas. Resultatet har varit ett flöde som spänner över ett

halvdussin olika verktyg, vilket inneburit att data måste överföras, att konstruktioner manuellt måste repareras, och att databasen måste synkroniseras för hand, allt utan garanti för att konstruktionen hålls samman över domänerna. Analog Office möjliggör import av IC, t ex i form av "GDSII IP blocker", kapsel och mönsterkortkonstruktion. Det möjliggör samtidigt simulering och analys av kritiska förbindningar, med implementeringar i flera domäner i en IC, kapslar, moduler och mönsterkort. Allt i projektet görs

utan överföringar.

Tack vare förbättringarna i 2006 års version kan Analog office nu hantera komplexa, CMOS-kretsar i sub-my-processer med stort, digitalt innehåll. Att lägga upp matriser av komponenter, där signalerna passerar över flera hierarkier över breda bussar, innebär en enkel process med de nya editeringsmöjligheterna. Komplexa Cadence-scheman, som använder dessa möjligheter, kan nu enklare överföras till Analog Office.

LARS VAN DER KLOOSTER, MTT COMPONENTS & SYSTEMS AB